



### Försättsblad Prov Original

Kurskod	Provkod	Tentamensdatum
E T O 6 5 G	T 1 0 1	2 0 1 8 - 1 0 - 3 1
Kursnamn	Elektroteknik GR (B), Analog elektronik	
Provnamn	Tentamen	
Ort	Sundsvall	
Termin	H18	
Ämne	Elektroteknik	

# Tentamen i Analog elektronik ET064G/ET065G Mittuniversitetet, 2018-10-31

Hjälpmedel: - Miniräknare, linjal

Utdrag från "key formulas" i kursboken "Electronic Devices" av Floyd är bilaga i tentamen.

Lösningarna ska vara tydliga och lätta att följa. Alla antaganden ska specificeras och alla val av komponentvärden ska motiveras. Asymptotiska Bode-diagram ska ritas noggrant med en minsta storlek av 5x10 cm på rutat papper.

Preliminära betygsgränser: Max 30, A 27, B 24, C 21, D 18, E 15, Fx 14, F <14

Om någon tentafråga av misstag skulle sakna nödvändig information så att den inte är lösbar, gör då ett rimligt antagande kring det som saknas och motivera detta i ditt svar. Ett svar med ett rimligt motiverat antagande kan ändå ge full poäng.

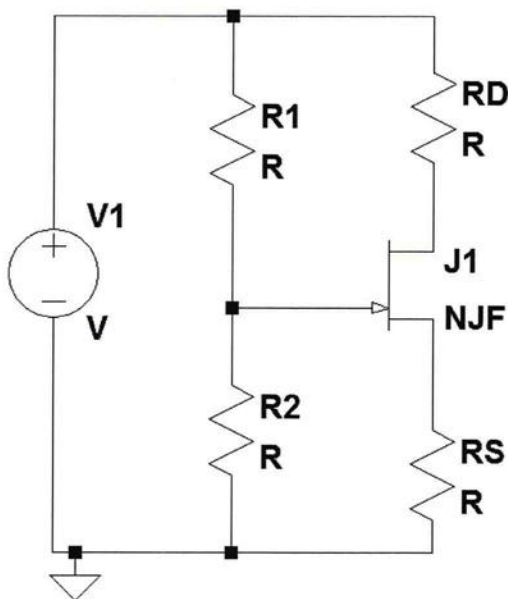
Lycka till! /Börje

## 1. Allmänna frågor

- Beskriv vilka tillstånd som måste vara uppfyllda för att ge ett oscillerande tillstånd i en Wien Bridge-oscillator (3 p)
- Skissa kretsdesignen för en helvågsliriktare. Skissa också oscilloskopsbilden för kretsens utsignal när insignalen är en sinusvåg. (3 p)

(tot 6 p)

## 2. Fälteffekttransistor



I fälteffekttransistorkretsen ovan, beräkna spänningen mellan gate och source och strömmen till drain.

Komponentvärden är:

$$R_1 = 5,5 \text{ M}\Omega$$

$$R_2 = 1,0 \text{ M}\Omega$$

$$R_D = 4,7 \text{ k}\Omega$$

$$R_S = 2,8 \text{ k}\Omega$$

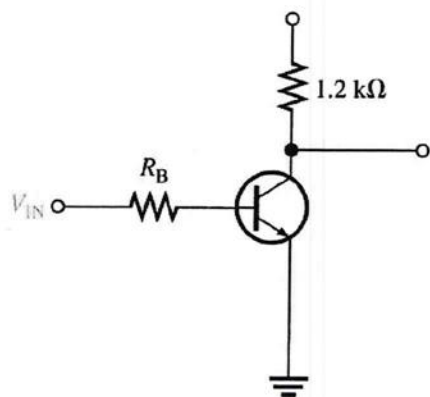
Spänningskällans spänning  $V_1 = 12 \text{ V}$ .

Transistorns karaktäristikkurva ger potentialen  $V_D = 8,0 \text{ V}$  för den aktuella kretsen.

(4p)

### 3. BNP Transistor

Transistorn i figuren har  $\beta_{DC} = 65$  och drivspänningen till kollektorresistansen  $R_C$  är 18 V. Om  $V_{IN}$  matas med likspänningen 4.0 V, vilken resistans  $R_B$  behövs då för att erhålla bottenad (saturated) transistor. Antag  $V_{CE} = 0.2$  V vid bottenad transistor och  $V_{BE} = 0.7$  V när  $V_{IN}$  är över nivån för strypt (cut-of) transistor.

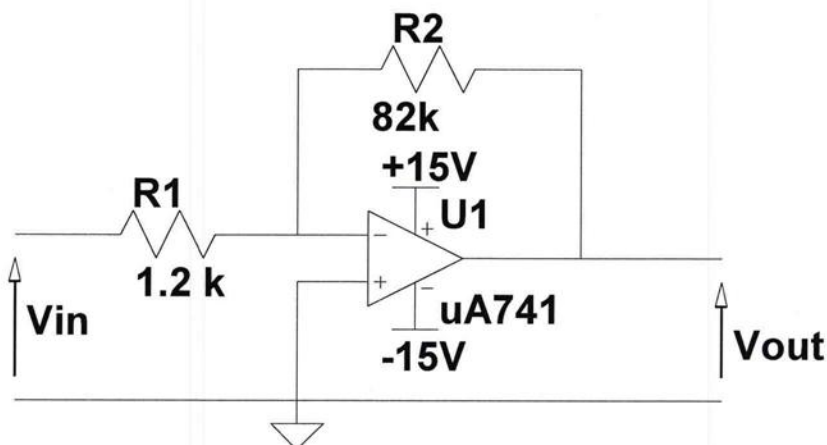


(3p)

### 4. OP-förstärkare med offset

Beräkna den ideala förstärkningen för den inverterande OP-kopplingen i figuren. Insignalen är en sinusvåg med amplitud 275 mV. Rita utsignalens vågform och rita den förväntade oscilloskopsbilden för inställningen XY-mode.

Beräkna "input offset voltage" och "input offset current", ta hänsyn till både typiskt och maximalt värde. Diskutera vilken av "offset voltage" eller "offset current" som dominerar.



(Utdrag ur datablad för OPn på nästa sida!)

Table 3. Electrical characteristics at  $V_{CC} = \pm 15\text{ V}$ ,  $T_{amb} = 25\text{ }^\circ\text{C}$   
(unless otherwise specified)

Symbol	Parameter	Min.	Typ.	Max.	Unit
$V_{io}$	Input offset voltage ( $R_s \leq 10\text{ k}\Omega$ ) $T_{amb} = +25\text{ }^\circ\text{C}$ $T_{min} \leq T_{amb} \leq T_{max}$		1	5 6	mV
$I_{io}$	Input offset current $T_{amb} = +25\text{ }^\circ\text{C}$ $T_{min} \leq T_{amb} \leq T_{max}$		2	30 70	nA
$I_{ib}$	Input bias current $T_{amb} = +25\text{ }^\circ\text{C}$ $T_{min} \leq T_{amb} \leq T_{max}$		10	100 200	

(5 p)

### 5. OP-förstärkarfilter

“Open-loop”-förstärkningen för en förstärkare karakteriseras av följande asymptotiska amplitudfunktion med tre poler:

$$A_{V0} = 1 \cdot 10^5 \frac{1}{\left(1 + j \frac{f}{1\text{ kHz}}\right) \left(1 + j \frac{f}{100\text{ kHz}}\right) \left(1 + j \frac{f}{1\text{ MHz}}\right)}$$

- Rita ett detaljerat asymptotiskt bode-diagram för “open-loop”-förstärkningen, innefattande både amplitud- och faskarakteristik. (3 p)
- Bestäm “gain-bandwidth” produkten för the förstärkaren? (Det motsvarar “unity gain bandwidth”  $f_T$ ) (2 p)
- Tillämpa ”lead compensation”. D.v.s. introducera ett nollställe vid förstärkarens 2:a pol och låt förstärkningen öka till en konstant förstärkning vid en ny pol en dekad över förstärkarens 3:e pol. Beskriv karakteristiken och rita ett bode-diagram för ”lead compensation”-filtret. (3 p)
- Utöver filtret, tillämpa också kompenserings av förstärkningen med återkoppling (gain compensation), vad är den minsta återkopplade (closed loop) förstärkningen ( $A_{Vmin}$ ) som behöver användas för att erhålla  $45^\circ$  fas-marginal ( $\Phi_M$ ). (2 p)
- Beräkna B-faktorn och plotta Bode-diagram med både återkoppling (gain compensation) och filter (lead compensation). (2 p)

(tot 12 p)

## Chapter 2 – Diodes and application

2-1	$I_F = \frac{V_{BIAS}}{R_{LIMIT}}$	Forward current, ideal diode model
2-2	$I_F = \frac{V_{BIAS} - V_F}{R_{LIMIT}}$	Forward current, practical diode model
2-3	$V_{AVG} = \frac{V_p}{\pi}$	Half-wave average value
2-4	$V_{p(out)} = V_{p(in)} - 0.7 \text{ V}$	Peak half-wave rectifier output (silicon)
2-5	$PIV = V_{p(in)}$	Peak inverse voltage, half-wave rectifier
2-6	$V_{AVG} = \frac{2V_p}{\pi}$	Full-wave average value
2-7	$V_{out} = \frac{V_{sec}}{2} - 0.7 \text{ V}$	Center-tapped full-wave output
2-8	$PIV = 2V_{p(out)} + 0.7 \text{ V}$	Peak inverse voltage, center-tapped rectifier
2-9	$V_{p(out)} = V_{p(sec)} - 1.4 \text{ V}$	Bridge full-wave output
2-10	$PIV = V_{p(out)} + 0.7 \text{ V}$	Peak inverse voltage, bridge rectifier
2-11	$r = \frac{V_{r(pp)}}{V_{DC}}$	Ripple factor
2-12	$V_{r(pp)} \cong \left( \frac{1}{fR_L C} \right) V_{p(rect)}$	Peak-to-peak ripple voltage, capacitor-input filter
2-13	$V_{DC} = \left( 1 - \frac{1}{2fR_L C} \right) V_{p(rect)}$	DC output voltage, capacitor-input filter
2-14	Line regulation = $\left( \frac{\Delta V_{OUT}}{\Delta V_{IN}} \right) 100\%$	
2-15	Load regulation = $\left( \frac{V_{NL} - V_{FL}}{V_{FL}} \right) 100\%$	

## Chapter 3 – Special-purpose diodes

3-1	$Z_Z = \frac{\Delta V_Z}{\Delta I_Z}$	Zener impedance
3-2	$\Delta V_Z = V_Z \times TC \times \Delta T$	$V_Z$ temperature change when $TC$ is $\%/^{\circ}\text{C}$
3-3	$\Delta V_Z = TC \times \Delta T$	$V_Z$ temperature change when $TC$ is $\text{mV}/^{\circ}\text{C}$

## Chapter 4 – bipolar junction transistors

4-1	$I_E = I_C + I_B$	Transistor currents
4-2	$\beta_{DC} = \frac{I_C}{I_B}$	DC current gain
4-3	$V_{BE} \cong 0.7 \text{ V}$	Base-to-emitter voltage (silicon)
4-4	$I_B = \frac{V_{BB} - V_{BE}}{R_B}$	Base current
4-5	$V_{CE} = V_{CC} - I_C R_C$	Collector-to-emitter voltage (common-emitter)
4-6	$V_{CB} = V_{CE} - V_{BE}$	Collector-to-base voltage
4-7	$A_v \cong \frac{R_C}{r_c'}$	Approximate ac voltage gain
4-8	$V_{CE(cutoff)} = V_{CC}$	Cutoff condition
4-9	$I_{C(sat)} = \frac{V_{CC} - V_{CE(sat)}}{R_C}$	Collector saturation current
4-10	$I_{B(min)} = \frac{I_{C(sat)}}{\beta_{DC}}$	Minimum base current for saturation
4-11	$I_C = \beta_{DC} I_A$	Phototransistor collector current



## Chapter 5 – transistor bias circuits

### Voltage-Divider Bias

$$5-1 \quad V_B \cong \left( \frac{R_2}{R_1 + R_2} \right) V_{CC} \quad \text{for a stiff voltage divider}$$

$$5-2 \quad V_E = V_B - V_{BE}$$

$$5-3 \quad I_C \cong I_E = \frac{V_E}{R_E}$$

$$5-4 \quad V_C = V_{CC} - I_C R_C$$

$$5-5 \quad R_{IN(BASE)} = \frac{\beta_{DC} V_B}{I_E}$$

$$5-6 \quad I_E = \frac{V_{TH} - V_{BE}}{R_E + R_{TH}/\beta_{DC}}$$

$$5-7 \quad I_E = \frac{-V_{TH} + V_{BE}}{R_E + R_{TH}/\beta_{DC}}$$

$$5-8 \quad I_E = \frac{V_{TH} + V_{BE} - V_{EE}}{R_E + R_{TH}/\beta_{DC}}$$

### Emitter Bias

$$5-9 \quad I_E = \frac{-V_{EE} - V_{BE}}{R_E + R_B/\beta_{DC}}$$

### Base Bias

$$5-10 \quad V_{CE} = V_{CC} - I_C R_C$$

$$5-11 \quad I_C = \beta_{DC} \left( \frac{V_{CC} - V_{BE}}{R_B} \right)$$

### Emitter-Feedback Bias

$$5-12 \quad I_E = \frac{V_{CC} - V_{BE}}{R_E + R_B/\beta_{DC}}$$

### Collector-Feedback Bias

$$5-13 \quad I_C = \frac{V_{CC} - V_{BE}}{R_C + R_B/\beta_{DC}}$$

$$5-14 \quad V_{CE} = V_{CC} - I_C R_C$$

## Chapter 6 – BJT Amplifiers

$$6-1 \quad r'_e \cong \frac{25 \text{ mV}}{I_E} \quad \text{Internal ac emitter resistance}$$

### Common-Emitter

$$6-2 \quad R_{in(base)} = R_1 \parallel R_2 \parallel R_{in(base)} \quad \text{Total amplifier input resistance, voltage-divider bias}$$

$$6-3 \quad R_{in(base)} = \beta_{ac} r'_e \quad \text{Input resistance at base}$$

$$6-4 \quad R_{out} \cong R_C \quad \text{Output resistance}$$

$$6-5 \quad A_v = \frac{R_C}{r'_e} \quad \text{Voltage gain, base-to-collector, unloaded}$$

$$6-6 \quad A_v = \frac{R_C}{r'_e + R_E} \quad \text{Voltage gain without bypass capacitor}$$

$$6-7 \quad A_v = \frac{R_C}{r'_e} \quad \text{Voltage gain, base-to-collector, loaded, bypassed } R_E$$

6-8	$A_v \cong \frac{R_C}{R_{E1}}$	Voltage gain, swamped amplifier
6-9	$R_{in(base)} = \beta_{ac}(r'_e + R_{E1})$	Input resistance at base, swamped amplifier
6-10	$A_i = \frac{I_c}{I_s}$	Current gain, input source to collector
6-11	$A_p = A'_v A_i$	Power gain

#### Common-Collector (Emitter-Follower)

6-12	$A_v \cong 1$	Voltage gain, base-to-emitter
6-13	$R_{in(base)} \cong \beta_{ac} R_e$	Input resistance at base, loaded
6-14	$R_{out} \cong \left( \frac{R_s}{\beta_{ac}} \right) \parallel R_E$	Output resistance
6-15	$A_i = \frac{I_e}{I_{in}}$	Current gain
6-16	$A_p \cong A_i$	Power gain
6-17	$R_{in} = \beta_{ac1} \beta_{ac2} R_E$	Input resistance, Darlington pair

#### Common-Base

6-18	$A_v \cong \frac{R_c}{r'_e}$	Voltage gain, emitter-to-collector
6-19	$R_{in(emitter)} \cong r'_e$	Input resistance at emitter
6-20	$R_{out} \cong R_C$	Output resistance
6-21	$A_i \cong 1$	Current gain
6-22	$A_p \cong A_v$	Power gain

#### Multistage Amplifier

6-23	$A'_v = A_{v1} A_{v2} A_{v3} \dots A_{vn}$	Overall voltage gain
6-24	$A_{v(dB)} = 20 \log A_v$	Voltage gain expressed in dB

#### Differential Amplifier

6-25	$CMRR = \frac{A_{v(d)}}{A_{cm}}$	Common-mode rejection ratio
6-26	$CMRR = 20 \log \left( \frac{A_{v(d)}}{A_{cm}} \right)$	Common mode rejection ratio in dB

### Chapter 8 – Field-effect Transistors (FETs)

8-1	$I_D \cong I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2$	JFET/D-MOSFET transfer characteristic
8-2	$g_m = g_{m0} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)$	Transconductance
8-3	$g_{m0} = \frac{2I_{DSS}}{ V_{GS(off)} }$	Transconductance at $V_{GS} = 0$
8-4	$I_D = K(V_{GS} - V_{GS(th)})^2$	E-MOSFET transfer characteristic

### Chapter 9 – FET amplifiers and switching circuits

#### Common-Source Amplifier

9-1	$A_v = g_m R_d$	Voltage gain with source grounded or $R_s$ bypassed
9-2	$I_D = I_{DSS} \left( 1 - \frac{I_D R_s}{V_{GS(off)}} \right)^2$	Self-biased JFET current

- 9-3  $A_v = g_m R_d$  Voltage gain  
 9-4  $R_{in} = R_G \parallel \left( \frac{V_{GS}}{I_{GSS}} \right)$  Input resistance, self-bias and zero-bias  
 9-5  $R_{in} = R_1 \parallel R_2 \parallel R_{IN(\text{gate})}$  Input resistance, voltage-divider bias

Common-Drain Amplifier

- 9-6  $A_v = \frac{g_m R_s}{1 + g_m R_s}$  Voltage gain  
 9-7  $R_{in} = R_G \parallel R_{IN(\text{gate})}$  Input resistance

Common-Gate Amplifier

- 9-8  $A_v = g_m R_d$  Voltage gain  
 9-9  $R_{in(\text{source})} = \frac{1}{g_m}$  Input resistance

MOSFET Analog Switching

- 9-10  $R = \frac{1}{fC}$  Emulated resistance

Chapter 10 – amplifier frequency response

Miller's Theorem

- 10-1  $C_{in(\text{Miller})} = C(A_v + 1)$  Miller input capacitance, where  $C = C_{bc}$  or  $C_{gd}$   
 10-2  $C_{out(\text{Miller})} = C \left( \frac{A_v + 1}{A_v} \right)$  Miller output capacitance, where  $C = C_{bc}$  or  $C_{gd}$

The Decibel

- 10-3  $A_p(\text{dB}) = 10 \log A_p$  Power gain in decibels  
 10-4  $A_v(\text{dB}) = 20 \log A_v$  Voltage gain in decibels

BJT Amplifier Low-Frequency Response

- 10-5  $A_{v(\text{mid})} = \frac{R_c}{r_e}$  Midrange voltage gain  
 10-6  $f_{cl(\text{input})} = \frac{1}{2\pi R_{in} C_1}$  Lower critical frequency, input RC circuit  
 10-7  $\theta = \tan^{-1} \left( \frac{X_{C1}}{R_{in}} \right)$  Phase angle, input RC circuit  
 10-8  $f_{cl(\text{output})} = \frac{1}{2\pi(R_C + R_L)C_3}$  Lower critical frequency, output RC circuit



- 10-9  $\theta = \tan^{-1}\left(\frac{X_{C3}}{R_C + R_L}\right)$  Phase angle, output RC circuit
- 10-10  $R_{in(emitter)} = r_e' + \frac{R_{th}}{\beta_{ac}}$  Resistance looking in at emitter
- 10-11  $f_{c(bypass)} = \frac{1}{2\pi[(r_e' + R_{th}/\beta_{ac}) \parallel R_E]C_2}$  Lower critical frequency, bypass RC circuit

FET Amplifier Low-Frequency Response

- 10-12  $f_{c(input)} = \frac{1}{2\pi(R_G \parallel R_{in(gate)})C_1}$  Lower critical frequency, input RC circuit
- 10-13  $\theta = \tan^{-1}\left(\frac{X_{C1}}{R_{in}}\right)$  Phase angle, input RC circuit
- 10-14  $f_{c(output)} = \frac{1}{2\pi(R_D + R_L)C_2}$  Lower critical frequency, output RC circuit
- 10-15  $\theta = \tan^{-1}\left(\frac{X_{C2}}{R_D + R_L}\right)$  Phase angle, output RC circuit

BJT Amplifier High-Frequency Response

- 10-16  $f_{c(input)} = \frac{1}{2\pi(R_s \parallel R_1 \parallel R_2 \parallel \beta_{ac}r_e')C_{tot}}$  Upper critical frequency, input RC circuit
- 10-17  $\theta = \tan^{-1}\left(\frac{R_s \parallel R_1 \parallel R_2 \parallel \beta_{ac}r_e'}{X_{C_{tot}}}\right)$  Phase angle, input RC circuit
- 10-18  $f_{c(output)} = \frac{1}{2\pi R_c C_{out(Miller)}}$  Upper critical frequency, output RC circuit
- 10-19  $\theta = \tan^{-1}\left(\frac{R_c}{X_{C_{out(Miller)}}}\right)$  Phase angle, output RC circuit

FET Amplifier High-Frequency Response

- 10-20  $C_{gd} = C_{rss}$  Gate-to-drain capacitance
- 10-21  $C_{gs} = C_{iss} - C_{rss}$  Gate-to-source capacitance
- 10-22  $C_{ds} = C_{oss} - C_{rss}$  Drain-to-source capacitance
- 10-23  $f_{c(input)} = \frac{1}{2\pi R_s C_{tot}}$  Upper critical frequency, input RC circuit
- 10-24  $\theta = \tan^{-1}\left(\frac{R_s}{X_{C_{tot}}}\right)$  Phase angle, input RC circuit
- 10-25  $f_{c(output)} = \frac{1}{2\pi R_d C_{out(Miller)}}$  Upper critical frequency, output RC circuit
- 10-26  $\theta = \tan^{-1}\left(\frac{R_d}{X_{C_{out(Miller)}}}\right)$  Phase angle, output RC circuit

Total Response

- 10-27  $BW = f_{cu} - f_{cl}$  Bandwidth
- 10-28  $f_T = A_{v(mid)} BW$  Unity-gain bandwidth

Multistage Response

- 10-29  $f'_{cl(dom)} = \frac{f_{cl(dom)}}{\sqrt{2^{1/n} - 1}}$  Overall dominant lower critical frequency for case of equal dominant critical frequencies
- 10-30  $f'_{cu(dom)} = f_{cu(dom)} \sqrt{2^{1/n} - 1}$  Overall dominant upper critical frequency for case of equal dominant critical frequencies

Measurement Techniques

- 10-31  $f_{cu} = \frac{0.35}{t_r}$  Upper critical frequency
- 10-32  $f_{cl} = \frac{0.35}{t_f}$  Lower critical frequency







